

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 06070244 A

(43) Date of publication of application: 11 . 03 . 94

(51) Int. Cl. H04N 5/44

(21) Application number: 05102680

(22) Date of filing: 28 . 04 . 93

(71) Applicant: SONY CORP

(72) Inventor: SAITO MITSUMASA
MATSUZAKI ATSUSHI

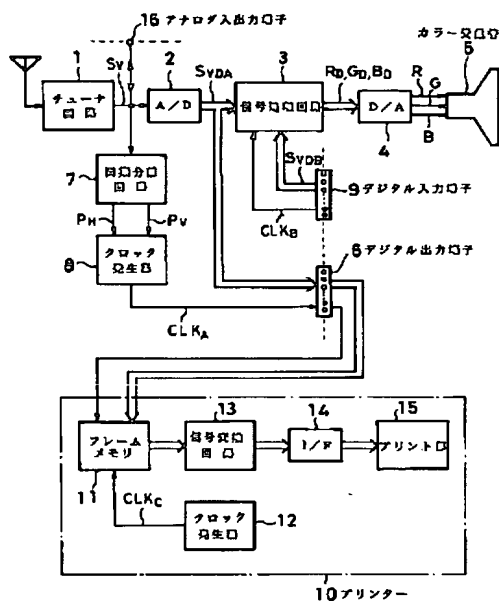
(54) VIDEO EQUIPMENT

(57) Abstract:

PURPOSE: To facilitate the additional digital processing such as the external printer processing.

CONSTITUTION: A digital video signal SVDA and a system clock CLKA are produced based on the analog composite video signal SV which is supplied from a tuner circuit 1 or an analog input terminal 16. These signal and clock are outputted to the outside through a digital output terminal 6. In such a constitution, the additional digital processing is facilitated to the signal SVDA. Then it is not required to generate the system clock in a printer for the additional digital processing such as the printer processing.

COPYRIGHT: (C)1994,JPO&Japio



【特許請求の範囲】

【請求項1】 アナログの複合映像信号を出力するチューナ回路と、

上記アナログの複合映像信号をデジタルの映像信号に変換するA/D変換器と、

上記デジタルの映像信号について、輝度信号と色信号の分離、色信号の復調、輝度信号と色差信号とのマトリクス処理を行い、デジタルの原色信号を出力する信号処理回路と、

上記デジタルの原色信号をアナログの原色信号に変換するD/A変換器と、

上記アナログの原色信号に基づく映像を表示するカラー受像管と、

上記アナログの複合映像信号から水平及び垂直の同期信号を分離する同期分離回路と、

上記同期信号からシステムクロックを発生するクロック発生器と、

上記デジタルの映像信号と上記システムクロックとを外部に出力するためのデジタル出力端子と、

上記信号処理回路に外部からのデジタル映像信号とシステムクロックとを供給するためのデジタル入力端子と、

上記アナログの複合映像信号を外部に出力するためのアナログ出力端子と、

上記アナログの複合映像信号を外部から供給するためのアナログ入力端子とを有することを特徴とする映像機器。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、例えば信号処理の大部分をデジタル処理するテレビジョン受像機等に適用して好適な映像機器に関する。

【0002】

【従来の技術】 近年、信号処理の大部分をデジタル処理するテレビジョン受像機、いわゆるデジタルテレビが種々提案されている。例えば、映像検波後から三原色信号を得るまでの処理がデジタル処理される。

【0003】 従来のデジタルテレビにおいては、デジタル信号を扱っているにも拘らず、デジタル信号の出力端子は設けられておらず、アナログ信号の出力端子のみが設けられている。即ち、D/A変換後のアナログ信号が出力されている。

【0004】

【発明が解決しようとする課題】 しかし、このように出力される信号がアナログ信号であるとする、さらに何等かのデジタル処理をしようとするときには、このアナログ信号をA/D変換してデジタル信号としてからデジタル処理をすることになる。従って、信号処理が煩わしいものであった。本発明は斯る点に鑑み、例えば付加デジタル処理及び付加アナログ処理が容易となるようにするものである。

【0005】

【課題を解決するための手段】 本発明は、例えば、図1に示すように、アナログの複合映像信号 S_v を出力するチューナ回路1と、アナログの複合映像信号 S_v をデジタルの映像信号 S_{vda} に変換するA/D変換器2と、デジタルの映像信号 S_{vda} について輝度信号と色信号の分離、色信号の復調、輝度信号と色差信号とのマトリクス処理を行いデジタルの原色信号 R_d , G_d , B_d を出力する信号処理回路3と、デジタルの原色信号 R_d , G_d , B_d をアナログの原色信号 R , G , B に変換するD/A変換器4と、アナログの原色信号 R , G , B に基づく映像を表示するカラー受像管と5、アナログの複合映像信号 S_v から水平及び垂直の同期信号 P_H , P_V を分離する同期分離回路7と、同期信号 P_H , P_V からシステムクロック CLK_A を発生するクロック発生器8と、デジタルの映像信号 S_{vda} とシステムクロック CLK_A とを外部に出力するためのデジタル出力端子6と、信号処理回路3に外部からのデジタル映像信号 S_{vda} とシステムクロック CLK_A とを供給するためのデジタル入力端子9と、アナログの複合映像信号 S_v を外部に出力するためのアナログ出力端子16と、アナログの複合映像信号 S_v を外部から供給するためのアナログ入力端子16とを有するものである。

【0006】

【作用】 本発明によれば、チューナ回路1またはアナログ入力端子16から供給されるアナログの複合映像信号 S_v に基づいてデジタルの映像信号 S_{vda} とシステムクロック CLK_A とを形成し、これらデジタルの映像信号 S_{vda} とシステムクロック CLK_A とを外部に出力するデジタル出力端子6を有している。このため、デジタル映像信号 S_{vda} に対しての付加デジタル処理を容易に行うことができる。例えば、プリンター処理等の付加デジタル処理を行う場合、プリンター内でシステムクロックを発生する必要がない。

【0007】 また、本発明によれば、外部から供給されるデジタルの映像信号 S_{vda} とシステムクロック CLK_A とのデジタル入力端子9を有している。このため、これら外部から供給されるデジタルの映像信号 S_{vda} とシステムクロック CLK_A とをそのまま使用することができる。

【0008】 さらに、本発明によれば、チューナ回路1から出力されるアナログの複合映像信号 S_v のアナログ出力端子16を有している。このため、付加アナログ処理を容易に行うことができる。

【0009】

【実施例】 以下、図1を参照しながら本発明の一実施例について説明しよう。本例はデジタルテレビに適用した例である。

【0010】 同図において、1はチューナから映像検波回路まで備えているチューナ回路であり、このチューナ

回路1からは複合映像信号 S_V が得られる。この映像信号 S_V はA/D変換器2に供給され、デジタルの映像信号 S_{VDA} とされた後、信号処理回路3に供給される。この信号処理回路3では、輝度信号と色信号の分離、色信号の復調、輝度信号と色差信号とのマトリクス等の処理がなされ、その出力側からは、デジタルの赤、緑及び青原色信号 R_D 、 G_D 、 B_D が得られる。そして、これら原色信号 $R_D \sim B_D$ がD/A変換器4でアナログの原色信号 $R \sim B$ とされた後、カラー受像管5に供給される。

【0011】また、A/D変換器2からのデジタルの映像信号 S_{VDA} はデジタル信号の出力端子（以下、デジタル出力端子という）6に供給される。

【0012】また、チューナ回路1からの映像信号 S_V は同期分離回路7に供給され、この分離回路7より水平、垂直同期信号 P_H 、 P_V が分離して得られる。これら同期信号 P_H 、 P_V はクロック発生器8に供給され、回路各部で使用されるシステムクロック CLK_A が発生される。このシステムクロック CLK_A はデジタル出力端子6に供給される。

【0013】また、図示せず、同期信号 P_H 、 P_V に基づいて受像管5の水平、垂直偏向走査がなされる。

【0014】また、9はデジタル信号の入力端子（以下、デジタル入力端子という）であり、このデジタル入力端子9に供給される外部からのデジタルの映像信号 S_{VDB} 及びシステムクロック CLK_B は信号処理回路3に供給される。

【0015】また、11はプリンター10を構成するフレームメモリであり、出力端子6より映像信号 S_{VDA} 及びシステムクロック CLK_A が供給され、例えば映像信号 S_{VDA} の1フレーム分が書き込まれる。また、このメモリ11にはクロック発生器12よりプリンター10のシステムクロック CLK_C が供給され、フレームメモリ11に映像信号 S_{VDA} が書き込まれた後、このクロック CLK_C に基づいて映像信号 S_{VDA} が順次読み出され、信号変換回路13に供給される。この変換回路13は、例えば階調をドット濃度に変換する等、映像信号 S_{VDA} をプリンターのための信号に変換するものであり、その変換された信号はインターフェース14を介してプリント部15に供給される。結局、プリンター10により、映像信号 S_{VDA} に基づいた画像がプリントされる。

【0016】本例は以上のように構成され、デジタルの映像信号 S_{VDA} 及びシステムクロック CLK_A が出力されるデジタル出力端子6を有するものであるから、映像信号に対して付加デジタル処理、例えばプリンター処理等を容易に行なうことができる。また、本例においては、さらにデジタル信号のデジタル入力端子9が設けられるので、外部からのデジタルの映像信号 S_{VDB} をそのまま使用することができ便利である。

【0017】尚、図1例において、16はアナログの映像信号 S_V のアナログ入出力端子である（以下、必要に

応じて、アナログ入力端子、アナログ出力端子またはアナログ入出力端子という。）。このアナログ入力端子16を通じて外部から供給されるアナログの複合映像信号 S_V に基づいてデジタルの映像信号 S_{VDA} とシステムクロック CLK_A とを形成し、これらデジタルの映像信号 S_{VDA} とシステムクロック CLK_A とをデジタル出力端子6から外部に出力することができる。このため、デジタル映像信号 S_{VDA} に対しての付加デジタル処理を容易に行うことができる。例えば、プリンター処理等の付加デジタル処理を行う場合、プリンター内でシステムクロックを発生する必要がない。

【0018】また、チューナ回路1からこのアナログ出力端子16を通じて外部へアナログの複合映像信号 S_V を供給することができる。このようにすれば、付加アナログ処理、例えば、外部のプリンター（いわゆる、アナログ用のビデオプリンター）を利用した処理を行うことができる。

【0019】次に、図2は本発明の他の実施例を示すものであり、チューナに適用した例である。この図2において図1と対応する部分には同一符号を付し、その詳細説明は省略する。

【0020】図2において、チューナ回路1からの映像信号 S_V はアンプ16を介してアナログ信号の出力端子17に供給される。また、A/D変換器2からのデジタルの映像信号 S_{VDA} はデジタル信号の出力端子18に供給されると共に、クロック発生器8からのシステムクロック CLK_A が出力端子18に供給される。

【0021】本例においても、デジタルの映像信号 S_{VDA} 及びシステムクロック CLK_A が出力される出力端子18が設けられるので、図1例と同様の作用効果を得ることができる。

【0022】尚、図2例においては、複合映像信号 S_{VDA} が出力される例であるが、色差信号、原色信号等で出力されるようにしてもよい。図3例では、輝度信号及び色差信号で出力される。即ち、チューナ回路1からの映像信号 S_V が輝度/色分離回路19に供給される。分離回路19で分離された輝度信号 Y は、A/D変換器20に供給されデジタルの輝度信号 Y_D とされて出力端子18に供給される。また、分離回路19で分離された色信号 C は色復調器21に供給され、赤色差信号 $R-Y$ 及び青色差信号 $B-Y$ が得られる。そして、これらの色差信号 $R-Y$ 、 $B-Y$ はA/D変換器22、23に供給され、デジタルの色差信号 $(R-Y)_D$ 、 $(B-Y)_D$ とされて出力端子18に供給される。

【0023】また、図4例では、三原色信号で出力される。即ち、分離回路19からの輝度信号 Y と色復調器21からの色差信号 $R-Y$ 、 $B-Y$ とがマトリクス回路24に供給され、このマトリクス回路24より赤、緑、青の原色信号 R 、 G 、 B が得られる。そして、これらの原色信号 R 、 G 、 B はA/D変換器25、26、27に供

給され、デジタルの原色信号 R_D 、 G_D 、 B_D とされて出力端子18に供給される。

【0024】尚、上述実施例は本発明をデジタルテレビ及びチューナに適用した例であるが、ビデオテープレコーダ等その他の映像機器にも同様に適用することができる。

【0025】

【発明の効果】以上説明したように、本発明によれば、チューナ回路またはアナログ入力端子から供給されるアナログの複合映像信号に基づいてデジタルの映像信号とシステムクロックとを形成し、これらデジタルの映像信号とシステムクロックとを外部に出力するデジタル出力端子を有している。このため、デジタル映像信号に対しての付加デジタル処理を容易に行うことができるという効果が得られる。例えば、プリンター処理等の付加デジタル処理を行う場合、プリンター内でシステムクロックを発生する必要がないので、プリンターの処理及び構成が簡単になるという派生的な効果が得られる。

【0026】また、本発明によれば、外部から供給されるデジタルの映像信号とシステムクロックとのデジタル入力端子を有している。このため、これら外部から供給されるデジタルの映像信号とシステムクロックとをそのまま使用することができて便利であるという効果が得られる。

【0027】さらに、本発明によれば、チューナ回路から出力されるアナログの複合映像信号のアナログ出力端子を有している。このため、付加アナログ処理、例え

*ば、アナログのビデオプリンタを利用する処理を簡単にを行うことができるという効果が得られる。

【図面の簡単な説明】

【図1】本発明の一実施例を示す構成図である。

【図2】本発明の他の実施例を示す構成図である。

【図3】本発明のさらに他の実施例を示す構成図である。

【図4】本発明のさらに他の実施例を示す構成図である。

10 【符号の説明】

1 チューナ回路

2 A/D変換器

3 信号処理回路

4 D/A変換器

5 カラー受像管

6 デジタル出力端子

7 同期分離回路

8 クロック発生器

9 デジタル入力端子

20 16 アナログ入出力端子

S_V アナログの複合映像信号

S_{YDA} 、 S_{YDB} デジタルの映像信号

R 、 G 、 B アナログの原色信号

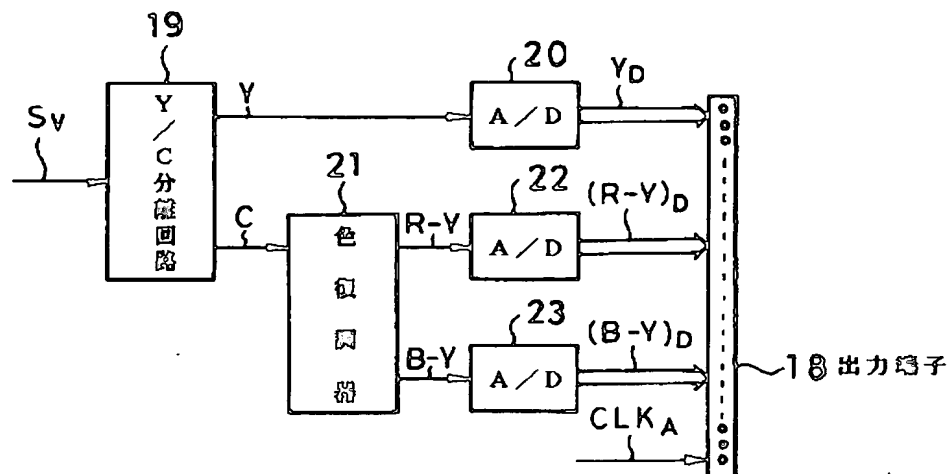
R_D 、 G_D 、 B_D デジタルの原色信号

P_H 水平同期信号

P_V 垂直同期信号

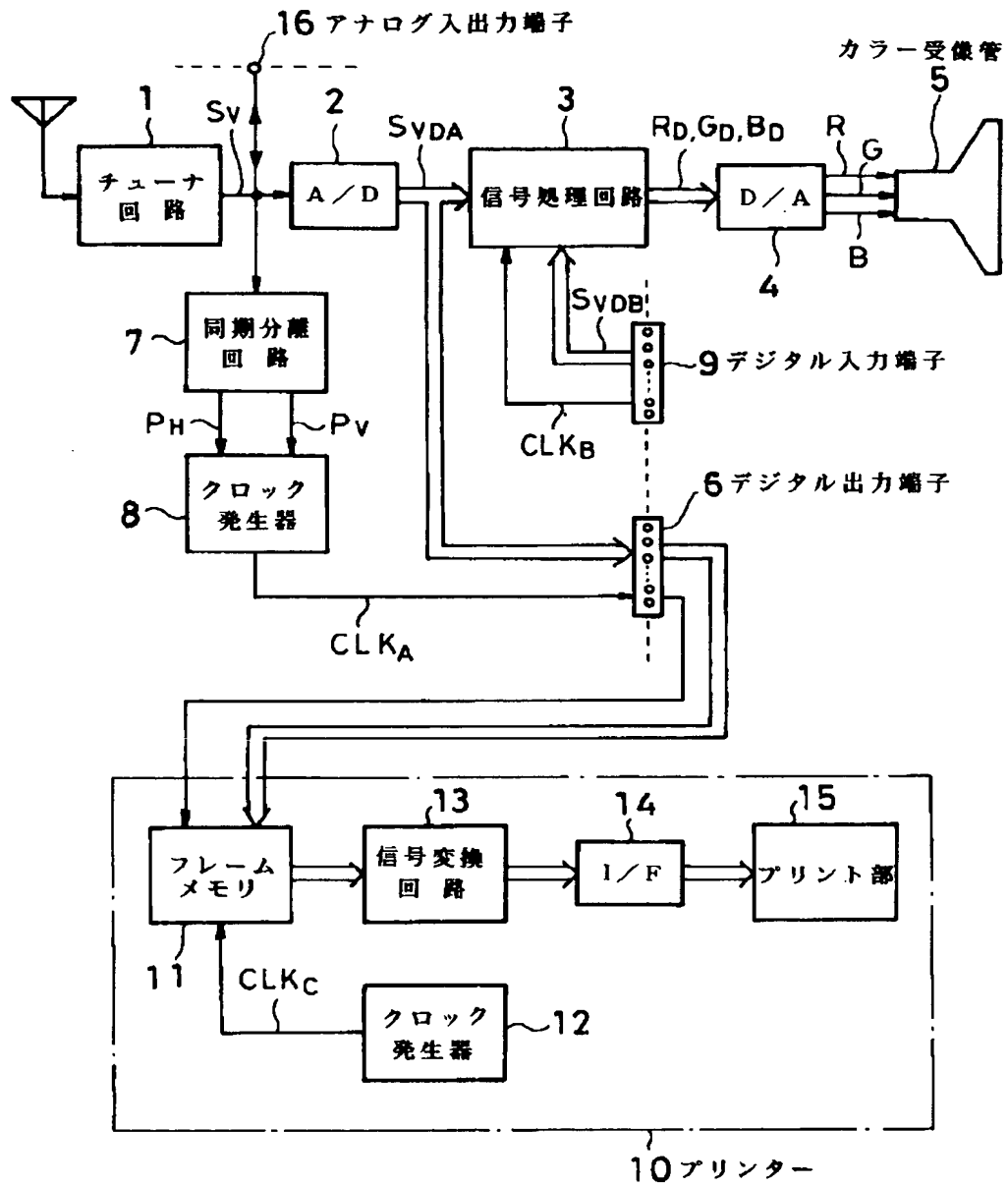
CLK_A 、 CLK_B システムクロック

【図3】



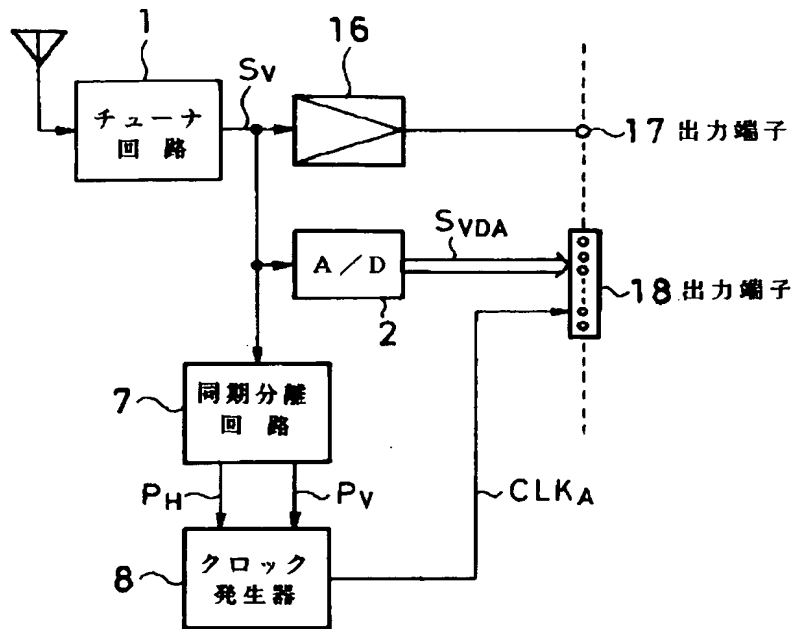
さらに他の実施例

【図1】



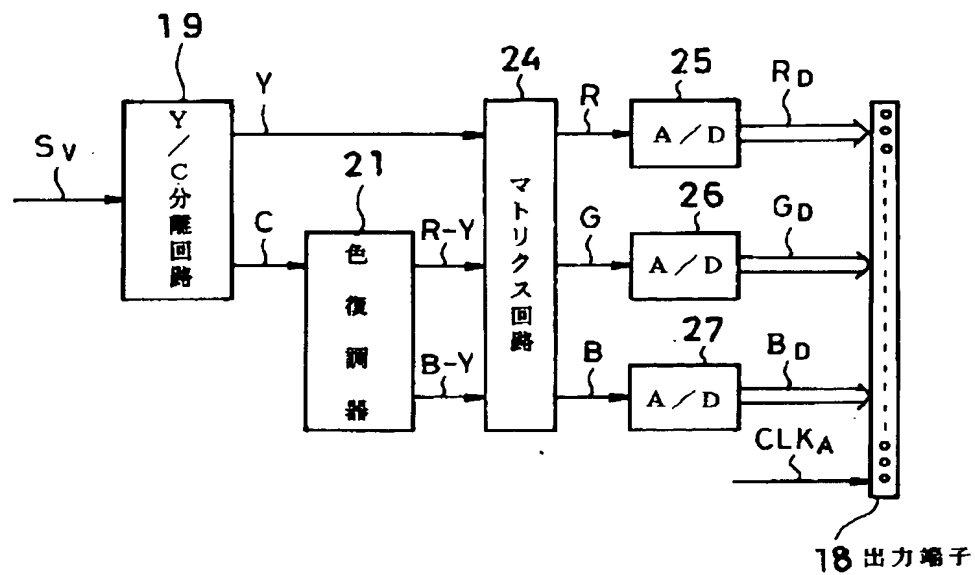
実施例の構成

【図2】



他の実施例

【図4】



さらに他の実施例